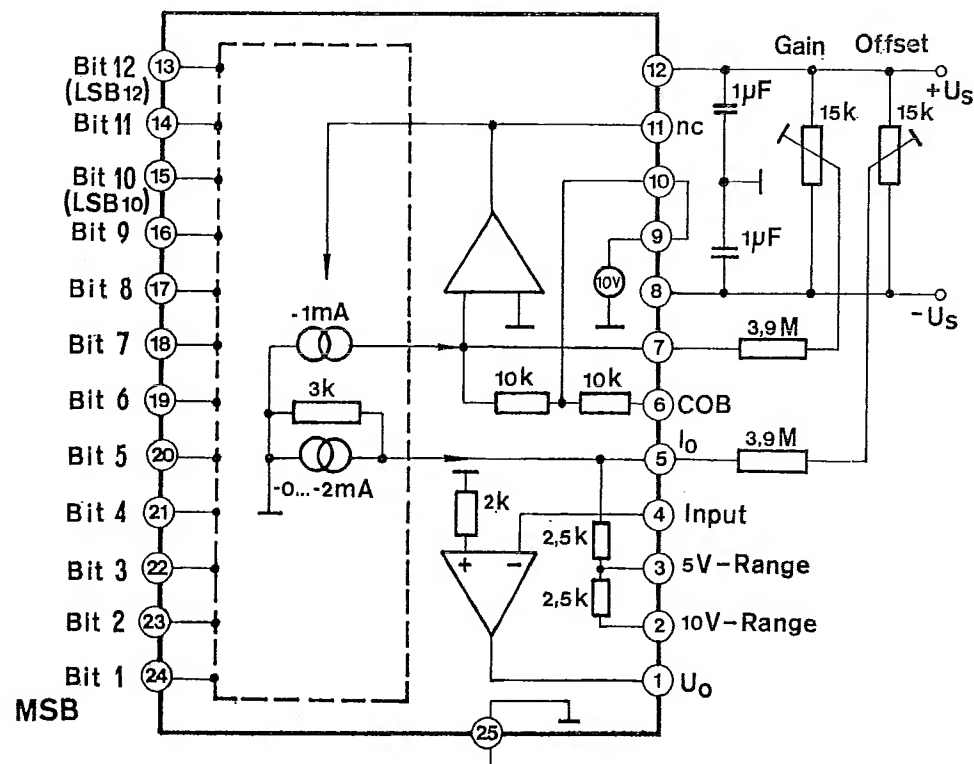


Digital-Analog-Wandler DAC 32

Abgleichvorschrift

1. Der Abgleich des Nullpunktes erfolgt durch eine additive Korrektur mittels Offset-Regler bei der Eingangsbelegung „aus“ (alle digitalen Eingänge = high) auf den Kleinstwert der analogen Ausgangsspannung.
2. Der Abgleich des Endwertes (FS) erfolgt durch eine multiplikative Korrektur mittels Gain-Regler bei der Eingangsbelegung „ein“ (alle digitalen Eingänge = low) auf den Größt- wert der analogen Ausgangsspannung. Für 10-Bit- Typen gelten die Klammerausdrücke. Bit 11 und 12 auf U_{IH}



Betriebsart	Ausgangsspannung U_o/V	Ausgangsstrom an $R_L = 0$ I_o/mA	Brücke
CB	$0 \dots +9,9976$ (9,9902)	$0 \dots -2$	1-2; 4-5
	$0 \dots +4,9988$ (4,9951)		1-3; 4-5
	$0 \dots +2,4994$ (2,4976)		1-3; 2-4-5
			1-4
COB	$-10 \dots +9,9952$ (9,9805)	$-1 \dots +1$	4-5-6*)
	$-5 \dots +4,9976$ (4,9902)		1-2; 4-5-6
	$-2,5 \dots +2,4988$ (2,4951)		1-3; 4-5-6
	$-1,25 \dots +1,2494$ (1,2476)		1-3; 2-4-5-6
			1-4; 5-6

*) Zwischen 1 und 2 $R = 5 \text{ KOhm z. B.}$
KWH-Einzelwiderstand 4512.8-7943.31 (5 KOhm, $\pm 0,1 \%$, TK 25)

Abbildungen und Werte gelten nur bedingt als Unterlagen für Bestellungen. Rechtsverbindlich ist jeweils die Auftragsbestätigung. Änderungen vorbehalten.